

⑫ 公開特許公報(A) 平3-186007

⑮ Int. Cl.⁵H 03 H 7/09
G 05 F 1/10

識別記号

3 0 4 A
Z

庁内整理番号

6959-5 J
6340-5 H

⑬ 公開 平成3年(1991)8月14日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 ラインフィルタ

⑯ 特 願 平1-325716

⑰ 出 願 平1(1989)12月15日

⑱ 発 明 者 大 河 内 貞 男 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑲ 発 明 者 田 高 田 晃 孝 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑳ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉑ 代 理 人 弁 理 士 須 山 佐 一

明 細 書

1. 発明の名称

ラインフィルタ

2. 特許請求の範囲

(1) 入力側の電源ライン間に介挿された第1のバルンコイルと、

負荷側の電源ライン間に介挿された第2のバルンコイルと、

前記第1のバルンコイルの入力側にこの第1のバルンコイルと並列に接続された第1のXコンデンサと、

前記第1および第2のバルンコイル間にこれらバルンコイルと並列に接続された第2のXコンデンサと、

前記負荷側の電源ラインとグラウンドとの間に前記第2のバルンコイルと並列に接続された第1のYコンデンサと、

この第1のYコンデンサと前記第2のバルンコイルの出力側との間に前記第2のバルンコイルと並列に接続された第3のXコンデンサと

からなることを特徴とするラインフィルタ。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、ノイズの発生を抑制するラインフィルタに関する。

(従来の技術)

スイッチング電源は、小型軽量および高効率であり、軽薄短小、省エネ等の時代にマッチするため、急速にその応用が広がっている。

ところが、このようなスイッチング電源には、スイッチングトランジスタ、整流ダイオード、変圧器、チョークコイル等から高周波ノイズが発生し、この発生したノイズによって他の回路を妨害してしまうという欠点がある。

ここで、スイッチング電源が発生するノイズには、電源ライン間に流れるノーマルモードノイズと、電源ラインとグラウンドとの間に流れるコモンモードノイズとがある。

そこで、前者のノーマルモードノイズを低減さ

せるために、例えば少なくとも 2 個のノーマルモード用インダクタと、少なくとも 1 個のノーマルモード用コンデンサとからなり、ノーマルモード用インダクタンスの総和に応じて回路定数を設定したラインフィルタがある。

また後者のコモンモードノイズを低減させるために、第 1 および第 2 のバルン (コモンモード用インダクタ) コイルの入力側にそれぞれ X コンデンサを介挿し、第 1 のバルンコイルを通り抜けたノイズの大部分を入力側の X コンデンサ側に流れ、他の部位に拡散しないようにしたラインフィルタがある。

しかし、コモンモードノイズの低減に関しては、漏れ電流の規制により、各ライン～接地間に接続されるコンデンサ (Y コンデンサ) の静電容量をある程度以上大きくすることができないという制約がある。

このため、後者のコモンモード用フィルタによって、Y コンデンサの静電容量を大きくする代わりにバルンのインダクタンスを大きくすることに

第 1 のバルンコイルと、負荷側の電源ライン間に介挿された第 2 のバルンコイルと、第 1 のバルンコイルの入力側にこの第 1 のバルンコイルと並列に接続された第 1 の X コンデンサと、第 1 および第 2 のバルンコイル間にこれらバルンコイルと並列に接続された第 2 の X コンデンサと、負荷側の電源ラインとグラウンドとの間に前記第 2 のバルンコイルと並列に接続された第 1 の Y コンデンサと、この第 1 の Y コンデンサと第 2 のバルンコイルの出力側との間に第 2 のバルンコイルと並列に接続された第 3 の X コンデンサとからなるものである。

(作 用)

本発明のラインフィルタでは、第 1 の X コンデンサ、第 1 のバルンコイル、第 2 の X コンデンサ、第 2 のバルンコイル、第 3 の X コンデンサ、第 1 の Y コンデンサが入力側の電源ラインよりこの順に接続された構成とる。

つまり、ノーマルモードノイズの抑制に対しては、第 1 のバルンコイルおよび第 2 のバルンコイルがノーマルモードインダクタンスとなる。

よって必要な減衰量を確保することはできる。

つまり、コモンモードノイズの減衰を大きくするためには L、C の 2 段構成によるラインフィルタにおいて、L を分割する方法がある。

しかし、L を分割しようとする、コモンモードノイズに対する減衰量が低下してしまう。

(発明が解決しようとする課題)

このように、上述した従来のラインフィルタでは、ノイズの減衰を大きくするためには L、C の 2 段構成によるラインフィルタにおいて、L を分割する方法があるが、L を分割しようとする、コモンモードノイズに対する減衰量が低下してしまうという問題があった。

本発明は、このような事情に対処して成されたもので、ノイズの低減を図ることができるラインフィルタを提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

本発明のラインフィルタは、上記目的を達成するために、入力側の電源ライン間に介挿された

一方、コモンモードノイズの抑制に対しては、主に第 1 のバルンコイルと第 2 のバルンコイルとを直列に接続したものがコモンモードインダクタンスとなる。

(実施例)

以下、本発明の実施例の詳細を図面に基づいて説明する。

第 1 図は、本発明のラインフィルタの一実施例を示すものである。

同図に示すように、供給電源側の入力端子 1、2 には、X コンデンサ C X0、インダクタ L a、インダクタ L 1、X コンデンサ C X1、インダクタ L b、インダクタ L 2、X コンデンサ C X2、Y コンデンサ C y2、出力端子 3、4 がこの順に接続されている。

なお、ノーマルモードノイズの抑制に対しては、インダクタ L a およびインダクタ L 1 からなる第 1 群のコンダクタと、インダクタ L b およびインダクタ L 2 からなる第 2 群のコンダクタとがノーマルモードインダクタンスとなる。

一方、コモンモードノイズの抑制に対しては、主にインダクタL1とインダクタL2とを直列に接続したものがコモンモードインダクタンスとなる。

第2図は、第1図のラインフィルタの構成を簡略化した場合の他の実施例を示すものである。

同図に示すように、供給電源側の入力端子1、2には、XコンデンサCX0、インダクタL1、XコンデンサCX1、インダクタL2、XコンデンサCX2、YコンデンサCy2、出力端子3、4がこの順に接続されている。

つまり、一般に、バルンL1、L2は漏れインダクタンスL1c、L2cを有するため、これらの漏れインダクタンスをノーマルモードインダクタンスLa、Lbの代わりに用いることによって第1図に示したインダクタLa、Lbを省略することができる。

なお、上述した各実施例でのXコンデンサCX0、CX1の容量の設定については、後述する。

次に、上述した各実施例のラインフィルタの動

作を第3図ないし第8図を用いて説明する。

第3図は、ノーマルモードノイズの伝導を説明するための図であり、インダクタLa、Lbはノーマルモードノイズの低減を図りながら所要のインダクタンスを最小にするものであり、XコンデンサCX0、CX1も同様にして所要のインダクタンスを最小にするものである。

つまり、 $CX0 + CX1 = C1$; $La + Lb = L1$ とおき、第5図および第6図に示すC1およびL1の特性からそれぞれに適する値を選択する。

例えばコンデンサの静電容量の総和をCT (μF)、発生源ノイズの抑制対象ノイズ周波数の最適値をF (KHz)、全インダクタンスの比例係数をa、全静電容量の比例係数をbとしたとき、

$$LT0 = a (b \times CT)$$

で与えられるLT0に対してノーマル用インダクタンスの総和LTが、

① $LT \geq LT0$ となるように制定する場合は、第7図に示すように、

$$CX0 \sim LA \sim CX1 \sim LB$$

のように構成する(ただし、 $CX0 \div CT/2$ 、 $CX1 \div CT/2$)。

② $LT \leq LT0$ となるように制定する場合は、第8図に示すように、

$$LA \sim CX1 \sim LB$$

のように構成する(ただし、 $CX1 = CT$)。

一方、コモンモードノイズについては、第4図の(a)を(b)に変形することができる。

ただし、 $E_{c'} = (Cc / Cy2') \cdot E_c$ 、 $Cy2' = Cy2 + Cc$ である。

ここで、減衰すべきノイズの最低角周波数を ω_{min} とすると、減衰能力を発揮するには次の①~③の条件を同時に満たす必要がある。

① 電源供給側バルンL1とYコンデンサCy1とによる直列共振によって生ずる共振角周波数は、共振角周波数 $< \omega_{min}$ でなければならないから、

$$L1 Cy1 > 1 / \omega_{min}^2$$

② 点AとA'から左側を見たL1とCy1とによる合成インピーダンスをZaとしたとき、

$$Za = j \omega L1 / (1 - \omega^2 L1 Cyl) \quad \text{となる。}$$

$\omega \gg \omega_{min}$ となる角周波数 ω に対しては、

$$Za = -j / \omega Cy1$$

となる。

$\omega > \omega_{min}$ 内でインピーダンスZaが $+j \rightarrow -j$ に変化すると次段のバルンL2とによって直列共振を生ずる。従って、直列共振角周波数が ω_{min} より低くなければならず、

$$L2 Cy1 > 1 / \omega_{min}^2$$

とする必要がある。

③ 負荷側バルンL2とYコンデンサと結合コンデンサCcとの合成コンデンサCy2'とによる直列共振の角周波数が ω_{min} より低くなければならないから、

$$L2 Cy2' > 1 / \omega_{min}^2$$

ここで、全インダクタンスLTc = L1 + L2、全静電容量CTc = Cy1 + Cy2とおく。

上記①、②から、

$$LTc Cy1 > 2 / \omega_{min}^2$$

$L_2 = 1/2 L_{Tc}$ と想定すると③から、

$$L_{Tc} C_{y2'} > 2/\omega_{\min}^2$$

$C_{y2'} = C_{y2}$ であるので、

$$L_{Tc} C_{Tc} > 2/\omega_{\min}^2$$

ところが、 C_{Tc} は漏洩電流の規制により上限があるために、大きくすることはできない。そこで、 L_{Tc} を大きくする必要がある。

従って、 L_{Tc} は、

$$L_{Tc} > 2/C_{Tc} \omega_{\min}^2$$

を満足するように決める。

ここまでは、 $L-C$ 2段形コモンモードフィルタについての説明である。

次に、第4図においての $L-C$ 1段形は、 $L_1 = 0$ 、 $C_{y1} = 0$ とした場合に相当する。

この場合、 L_2 が全インダクタンスをもつことになるので、 L_{Tc} と $C_{y2'}$ とによる直列共振だけが問題になる。

従って、

$$L_{Tc} C_{y2'} > 1/\omega_{\min}^2$$

1段形の場合は、漏洩電流に寄与する Y コンデ

ンサは C_{y2} だけであり、その総静電容量を C_{Tc} とすると、 $C_{y2'} = C_{y2} = C_{Tc}$ となる。

従って、

$$L_{Tc} > 1/C_{Tc} \omega_{\min}^2$$

を満足するような L_2 を選ぶ。

$\omega \gg \omega_{\min}$ では、2段形フィルタの方が減衰量は大きいが、 $\omega = \omega_{\min}$ 付近では、

$$L_{Tc} > 2/C_{Tc} \omega_{\min}^2 \dots \dots 2段形$$

$$L_{Tc} > 1/C_{Tc} \omega_{\min}^2 \dots \dots 1段形$$

となり、1段形が有利となる。

コモンモードノイズに対する減衰量をあまり必要とせず、 L_{Tc} を小さくすませたい場合には1段形が有利となる。ノーマルモードノイズに対しては X コンデンサを大きくできるので、2段形が有利となる。

このように、本実施例では、ノーマルモードノイズの抑制に対しては、インダクタ L_a およびインダクタ L_1 からなる第1群のコンダクタと、インダクタ L_b およびインダクタ L_2 からなる第2群のコンダクタとをノーマルモードインダクタン

スとし、コモンモードノイズの抑制に対しては、主にインダクタ L_1 とインダクタ L_2 とを直列に接続したものをコモンモードインダクタンスとしたので、ノイズの低減を図ることができる。

〔発明の効果〕

以上説明したように、本発明のラインフィルタによれば、ノーマルモードの最適化を図るとともに、コモンモードノイズの減衰量を確保するようにしたので、ノイズの低減を図ることができる。

4. 図面の簡単な説明

第1図は本発明のラインフィルタの一実施例を示す回路図、第2図は第1図のラインフィルタの構成を簡略化した場合の他の実施例を示す回路図、第3図はノーマルモードノイズの伝導を説明するための回路図、第4図(a)(b)はコモンモードノイズの伝導を説明するための回路図、第5図および第6図はコンデンサおよびバルンとノイズ周波数との関係を示す特性図、第7図および第8図はそれぞれ2段形および1段形の構成を説明するための図である。

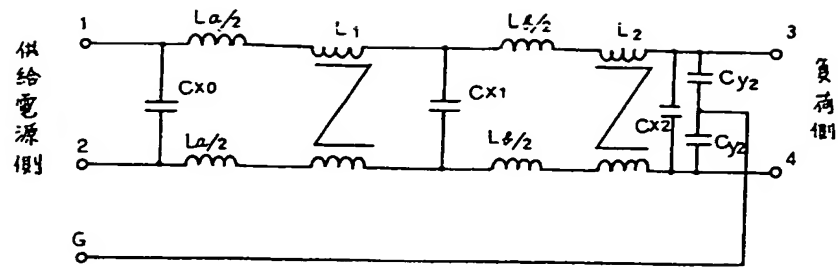
1, 2…入力端子、3, 4…出力端子、 C_{X0} , C_{X1} , C_{X2} … X コンデンサ、 L_a , L_1 , L_b …インダクタ、 C_{y2} … Y コンデンサ。

出願人

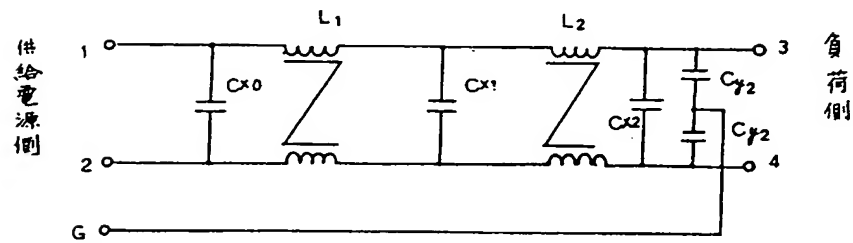
株式会社 東芝

代理人 弁理士

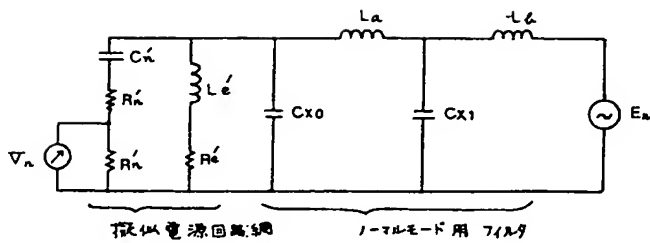
須 山 佐 一



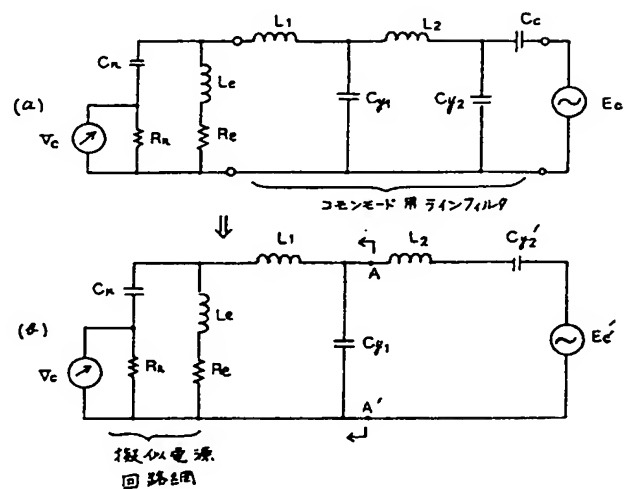
第 1 図



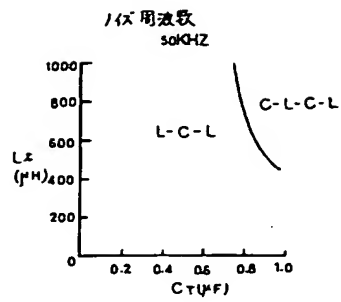
第 2 図



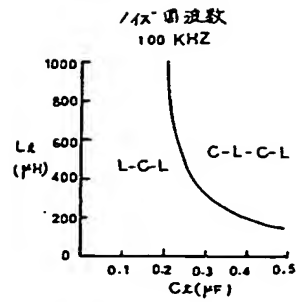
第 3 図



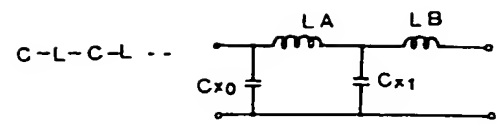
第 4 図



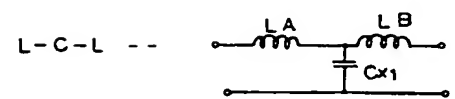
第5図



第6図



第7図



第8図